SPIS TREŚCI:

1. Podział funkcji o działaniu szybkim ..... 2 str.
2. Instrukcje przerwań programowych ..... 2 str.
   2. 1. Funkcje sterujące obsługą przerwań programowych ..... 5 str.
3. Szybkie liczniki - HSC ..... 7 str.
   3. 1. Przeznaczenie bajtu sterującego szybkich liczników ..... 11 str.
   3. 2. Ustawianie wartości bieżącej i zadanej ..... 12 str.
   3. 3. Przeznaczenie bajtu statusu ..... 12 str.
   3. 4. Funkcje sterujące pracą szybkich liczników ..... 14 str.
   3. 5. Ilustracja graficzna pracy szybkich liczników ..... 15 str.
   3. 6. Przykład konfigurowania szybkich liczników ..... 17 str.
4. Rodzaje wyjść impulsowych ..... 20 str.
   4. 1. Funkcje sterujące pracą wyjść impulsowych PTO/PWM ..... 22 str.
   4. 2. Zmiana parametrów wyjść impulsowych ..... 23 str.
   4. 3. Przykład konfigurowania wyjść impulsowych PTO ..... 24 str.
   4. 4. Przykład konfigurowania wyjść impulsowych PWM ..... 27 str.
5. Instrukcje sterujące procesem przesyłania danych XMT ..... 31 str.
6. Przeznaczenie rejestru sterującego Freeport ..... 32 str.

1. Podział funkcji o działaniu szybkim (High-Speed Functions)

Do funkcji obsługujących szybkie procedury można zaliczyć:

Lp.	Opis
1.	Instrukcje sterujące przerwaniami programowymi
2.	Instrukcje sterujące pracą szybkich liczników
3.	Instrukcje konfigurujące i sterujące pracą wyjść impulsowych sterownika
4.	Instrukcje związane z przekazywaniem danych

2. Instrukcje przerwań programowych

Oprogramowanie narzędziowe STEP7 posiada bogaty zestaw tzw. przerwań. Pod tym pojęciem należy rozumieć wystąpienie pewnych warunków (zwanych tutaj zdarzeniami - patrz tabela), którym towarzyszy natychmiastowe wykonanie pewnego fragmentu programu sterującego (przerwania programowego). Po wykonaniu danego przerwania programowego następuje powrót do części głównej programu i jego dalsze dokończenie w ramach cyklu programowego pracy sterownika. Instrukcje związane z obsługą przerwań programowych omówione zostały w punkcie 2.1. Wszystkie programy związane z procedurą przerwań, muszą być umieszczone na końcu części logicznej głównego programu sterującego. Numerowi zdarzenia (patrz tabela 2) przypisany jest odpowiedni warunek, po wystąpieniu którego zostanie uaktywnione przerwanie programowe.

Rodzaj przerwania	Rodzaj sterownika	
	CPU-212	CPU-214
	Ilość	
Przerwanie związane ze zboczem narastającym /opadającym sygnału wejściowego	2	8
Przerwanie czasowe	1	2
Przerwanie związane z komunikacją sterownika	2	2
Przerwanie związane z aktualną wartością szybkiego licznika HSC	1	7
Przerwanie związane z wyjściem impulsowym PTO	brak	2

W poniższej tabeli przedstawiono numery "zdarzeń" (event) określających typ zdarzenia mogącego zainicjować określony rodzaj przerwania:

Nr zdarzenia	Opis zdarzenia wywołującego przerwanie	Priorytet	Występujący	
			W CPU212	w CPU214
8	Przerwanie związane z odbiorem danych z zewnątrz w trybie portu swobodnie programowalnego (Freeport)	Najwyższy	•	•
9	Przerwanie związane z zakończeniem przesyłania informacji (Freeport)		•	• •
0	Przerwanie inicjowane narastającym zboczem sygnału doprowadzonego do wejścia I0.0 /*	Pośredni	•	•
2	j.w., ale dla wejścia I0.1			•
4	j.w., ale dla wejścia I0.2			•
6	j.w., ale dla wejścia I0.3			•
1	Przerwanie inicjowane opadającym zboczem sygnału doprowadzonego do wejścia I0.0 /*		•	•
3	j.w., ale dla wejścia I0.1			•
5	j.w., ale dla wejścia I0.2			•
7	j.w., ale dla wejścia I0.3			•
12	Przerwanie inicjowane w przypadku, gdy wartość bieżąca (CV) szybkiego licznika HSC0 zrówna się z wartością zadaną (PV): CV = PV /*		•	•
13	j.w., ale dotyczy licznika HSC1			•
14	Przerwanie inicjowane w przypadku, gdy w szybkim liczniku HSC1 wystąpi zmiana kierunku zliczania			•
15	Przerwanie inicjowane zewnętrznym sygnałem kasującym licznik HSC1			•
16	Przerwanie inicjowane w przypadku, gdy wartość bieżąca (CV) szybkiego licznika HSC2 zrówna się z wartością zadaną (PV): CV = PV			•
17	Przerwanie inicjowane w przypadku, gdy w szybkim liczniku HSC2 wystąpi zmiana kierunku zliczania			•
18	Przerwanie inicjowane zewnętrznym sygnałem kasującym licznik HSC2			•
19	Przerwanie inicjowane z chwilą zrównania się liczby wygenerowanych impulsów prostokątnych na wyjściu Q0.0 sterownika z wartością zadaną (wyjście PTO)			•
20	j.w., ale dla wyjścia Q0.1 sterownika			•
10	Przerwanie czasowe 0	Najmniejszy	•	•
11	Przerwanie czasowe 1			•

/ Jeśli zdarzenie nr12 zostanie przydzielone (skojarzone) do danego przerwania, wtedy nie można już w programie sterującym korzystać ze zdarzeń o numerach: 0 i 1. Wynika to z faktu, że wejście I0.0 sterownika jest jednocześnie wejściem zegarowym licznika HSC0, czyli nie może być wykorzystane do obsługi przerwania 0 oraz 1.Podobnie, jeżeli zostały przydzielone danym przerwaniom programowym zdarzenia: 0 i 1, nie można już korzystać z przerwania wymuszanego zdarzeniem nr12.*

2.1. Funkcje sterujące obsługą przerwań programowych

LAD	Opis działania	Zmienna
ATCH EN INT EVENT	Blok funkcyjny łączący określony numer zdarzenia "EVENT" z wybranym numerem przerwania "INT". Operacja zostanie wykonana, gdy do wejścia "EN" podany zostanie sygnał. W momencie, w którym warunki określone numerem zdarzenia są spełnione zostanie automatycznie rozpoczęty proces wykonania fragmentu programu, któremu został przydzielony numer przerwania "INT". Można przyporządkowywać temu samemu numerowi przerwania różne rodzaje zdarzeń "EVENT" korzystając z kilku bloków ATCH. Natomiast wykluczony jest proces odwrotny, tzn. przydzielenie jednemu zdarzeniu "EVENT" kilku przerwań programowych. **(Attach Interrupt)**	INT: CPU 212: 0 - 31 (bajt) CPU 214: 0 - 127 EVENT: CPU 212: 0,1,8 – 10, (bajt) 12 CPU 214: 0 - 20
DTCH EN EVENT	Blok funkcyjny o działaniu odwrotnym do funkcji ATCH. Powoduje przerwanie połączenia między określonym zdarzeniem "EVENT", a wybranym przerwaniem programowym określonym parametrem "INT" w bloku funkcyjnym ATCH. Tym samym przerwanie programowe określone parametrem "INT" bloku ATCH nie będzie wykonywane mimo wystąpienia zdarzenia "EVENT". Operacja zostanie wykonana, gdy do wejścia "EN" podany zostanie sygnał. **(Detach Interrupt)**	EVENT: CPU 212: 0,1,8 - 10, (bajt) 12 CPU 214: 0 - 20
INT: n	Etykieta "Interrupt n" określa początek programu stanowiącego przerwanie programowe o numerze "n" . Numer przerwania wskazuje parametr "INT" bloku funkcyjnego ATCH. Całość fragmentu programu stanowiącego przerwanie zawiera się między etykietą "INT", a instrukcją bezwarunkowego powrotu z danego przerwania RETI. **(Interrupt Routine)**	n: CPU 212: 0 - 31 (słowo)CPU 214: 0 - 127
(ENI)	Przekaźnik o działaniu warunkowym. Umożliwia on załączenie wszystkich przerwań programowych, czyli wszystkie przerwania, dla których wystąpiły odpowiednie zdarzenia "event" w blokach ATCH, zostaną wykonane. Przekaźnik zostaje uaktywniony w chwili, gdy podany zostanie do niego sygnał. **(Enable Interrupt)**	bez oznaczeń
(DISI)	Przekaźnik o działaniu warunkowym. Powoduje on wyłączenie wszystkich przerwań programowych z chwilą, gdy podany zostanie do niego sygnał. Od tej chwili każde wystąpienie zdarzenia "event" w bloku ATCH nie spowoduje wykonania określonego przerwania zdefiniowanego parametrem "INT". **(Disable Interrupt)**	bez oznaczeń
	Przekaźnik o działaniu warunkowym. Powoduje on powrót z danego przerwania do części logicznej	

——(RETI)	programu głównego, gdy podany zostanie do niego sygnał. Może być on umieszczany przed przekaźnikiem o działaniu bezwarunkowym. **(Return from Interrupt)**	bez oznaczeń
⊢——(RETI)	Przekaźnik o działaniu bezwarunkowym umieszczany zawsze na końcu każdego przerwania programowego. Powoduje on powrót do części logicznej programu głównego. **(Return from Interrupt)**	bez oznaczeń
STL	**Opis działania**	**Zmienna**
ATCH INT, EVENT	Instrukcja łącząca określony numer zdarzenia "EVENT" z wybranym numerem przerwania "INT". Operacja zostanie wykonana, gdy pierwszym bitem stosu jest "**1**". **Attach Interrupt (ATCH)**	INT: CPU 212: 0 - 31 (bajt) CPU 214: 0 - 127 EVENT: CPU 212: 0,1,8-10, 12 (bajt) CPU 214: 0 - 20
DTCH EVENT	Instrukcja o działaniu odwrotnym do instrukcji ATCH. Powo- duje przerwanie połączenia między określonym numerem zdarzenia "EVENT", a wybranym przerwaniem określonym parametrem "INT" instrukcji ATCH. Operacja zostanie wykonana, gdy pierwszym bitem stosu jest "**1**". **Detach Interrupt (DTCH)**	EVENT: CPU 212: 0,1,8-10, 12 (bajt) CPU 214: 0 - 20
INT n	Instrukcja "Interrupt n" określa początek programu stanowiącego przerwanie programowe o numerze "n" wyspecyfikowanego parametrem "INT" instrukcji ATCH. **Interrupt Routine (INT)**	n: CPU 212: 0 - 31 (słowo)CPU 214: 0 - 127
ENI	Instrukcja powodująca załączenie procesu wykonywania wszystkich przerwań programowych, dla których wystąpiły odpowiednie zdarzenia "event" w instrukcji ATCH. Operacja zostanie wykonana, gdy pierwszym bitem stosu jest "**1**". /[1] **Enable Interrupt (ENI)**	bez oznaczeń
DISI	Instrukcja powodująca wyłączenie wykonywanych aktualnie przerwań programowych z chwilą, gdy pierwszym bitem stosu jest "**1**". /[1] **Disable Interrupt (DISI)**	bez oznaczeń
CRETI	Instrukcja powodująca powrót do części logicznej programu głównego, gdy pierwszym bitem stosu jest "**1**". Może być ona umieszczana przed instrukcją o działaniu bezwarunkowym. **Return from Interrupt (CRETI)**	bez oznaczeń
RETI	Instrukcja o działaniu bezwarunkowym umieszczana zawsze na końcu każdego przerwania programowego. Powoduje ona powrót do części logicznej programu głównego. **Return from Interrupt (RETI)**	bez oznaczeń

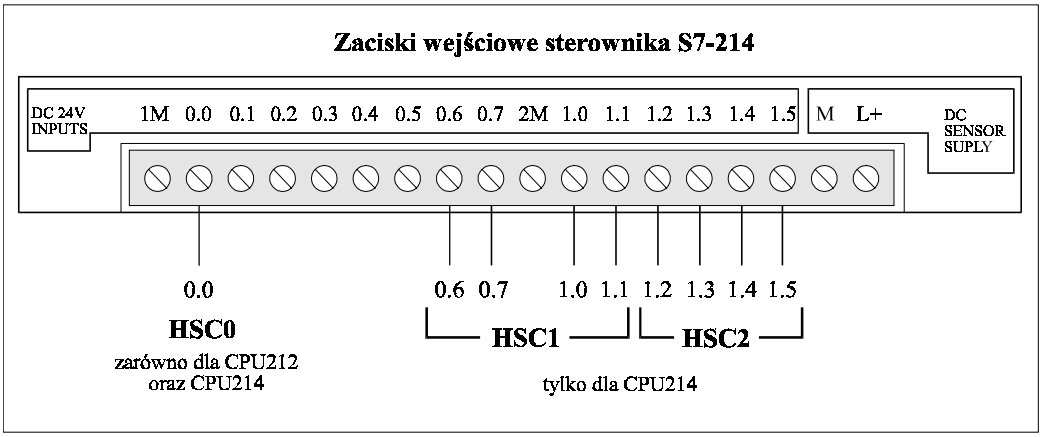
UWAGA: /[1] *Instrukcje ENI oraz DISI nie mogą być umieszczane wewnątrz fragmentów programu stanowiącego przerwanie programowe.*

Przerwania czasowe

Jednostka centralna CPU212 wykorzystuje jedno, a CPU214 dwa przerwania czasowe. Przerwanie czasowe powoduje cykliczne wykonywanie przerwania programowego. Zdarzenia wywołujące tego typu przerwanie mają numery 10 lub 11 odpowiednio dla przerwania czasowego 0 lub 1. Cykliczne odwoływanie się do przerwania ustawiane jest w przedziale od 5 do 255ms co 1ms. Dla przerwania czasowego nr 0/1 parametr ten jest wpisywany do rejestru specjalnego SMB34/SMB35. Wyłączenie przerwania następuje po zatrzymaniu sterownika lub po użyciu funkcji (DTCH).
Typowym zastosowaniem tego rodzaju przerwania jest możliwość zmiany okresu próbkowania wartości sygnału wejściowego analogowego (AIW). Odpowiednie ustawienie tego czasu daje możliwość odfiltrowania składowej szybkozmiennej z przebiegu analogowego.

3. Szybkie liczniki - HSC

Szybkie liczniki HSC (**H**igh-**S**peed **C**ounter) umożliwiają zliczanie ciągu impulsów doprowadzonych do wejścia zegarowego licznika, które pojawiają się w odstępach krótszych niż czas niezbędny do wykonania przez sterownik pojedynczego cyklu programowego. Zliczanie tychże impulsów przez standardowe bloki funkcyjne liczników np: przez CTU lub CTUD spowodowałoby zjawisko tzw. "zgubienia" zliczanych impulsów i w efekcie powstanie błędów w procesie zliczania. Sterownik S7 z jednostką CPU212 posiada jeden licznik (HSC0), a z CPU214 trzy liczniki (HSC0, HSC1 oraz HSC2). Licznik HSC0 jest dwukierunkowym licznikiem o wejściu zegarowym I0.0. Zmianę kierunku zliczania realizuje się programowo ustawiając żądany stan logiczny odpowiedniego bitu bajtu kontrolnego SMB37 (patrz tabela 2). Maksymalna częstotliwość impulsów zliczanych przez ten licznik wynosi 2kHz. Liczniki HSC1 oraz HSC2 są licznikami uniwersalnymi, w których programowo ustawić można jeden z dwunastu trybów pracy (patrz tabela 1). Liczniki umożliwiają współpracę z enkoderami w układach sterowania i regulacji położenia oraz z czujnikami o wyjściu dwustanowym. Mogą np. zliczać szybko przemieszczające się przedmioty. Numery wejść sterownika wykorzystanych w licznikach HSC przedstawia poniższy rysunek:



Rysunek 1. Zaciski wejściowe szybkich liczników HSC

Maksymalna częstotliwość pracy HSC1 oraz HSC2 wynosi 7kHz. W trybie kwadraturowym szybkość zliczania obu wejść każdego z tych liczników można programowo ustawić z mnożnikiem x1(7kHz) lub z mnożnikiem x4(28kHz). Działanie liczników jest od siebie niezależne i nie wpływa na wykonywanie pozostałych funkcji związanych z obsługą szybkich procedur.

Tabela 1: Tryby pracy szybkich liczników w jednostkach CPU212 i CPU214.

<table>
<tr><th colspan="6">CPU212 i CPU214 - HSC0</th></tr>
<tr><th>Tryb</th><th>Opis działania</th><th colspan="4">I0.0</th></tr>
<tr><td>0</td><td>Licznik z pojedynczym wejściem zegarowym, zliczający w górę lub w dół z wewnętrzną zmianą kierunku zliczania:
SM37.3 = 0 - zliczanie w dół
SM37.3 = 1 - zliczanie w górę</td><td colspan="4">wejście zegarowe</td></tr>
<tr><th colspan="6">CPU214 - HSC1</th></tr>
<tr><th>Tryb</th><th>Opis działania</th><th>I0.6</th><th>I0.7</th><th>I1.0</th><th>I1.1</th></tr>
<tr><td>0</td><td rowspan="3">Licznik z pojedynczym wejściem zegarowym, zliczający w górę lub w dół z wewnętrzną zmianą kierunku zliczania:
SM47.3 = 0 - zliczanie w dół
SM47.3 = 1 - zliczanie w górę</td><td rowspan="3">wejście zegarowe</td><td rowspan="3"></td><td></td><td></td></tr>
<tr><td>1</td><td>kasowanie</td><td></td></tr>
<tr><td>2</td><td>kasowanie</td><td>start</td></tr>
<tr><td></td><td></td><td></td><td></td><td></td><td></td></tr>
<tr><td>3</td><td rowspan="3">Licznik z pojedynczym wejściem zegarowym, zliczający w górę lub w dół z zewnętrzną zmianą kierunku zliczania:
I0.7 = 0 - zliczanie w dół
I0.7 = 1 - zliczanie w górę</td><td rowspan="3">wejście zegarowe</td><td rowspan="3">kierunek</td><td></td><td></td></tr>
<tr><td>4</td><td>kasowanie</td><td></td></tr>
<tr><td>5</td><td>kasowanie</td><td>start</td></tr>
</table>

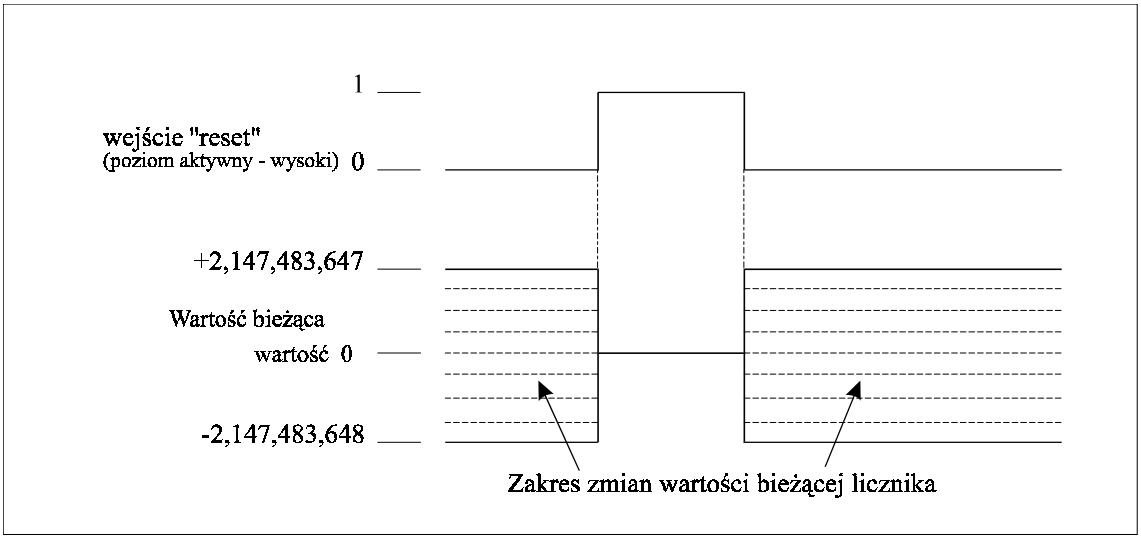
6	Licznik dwufazowy z podwójnym wejściem zegarowym zliczającym w górę i w dół	Zliczanie w górę	zliczanie w dół		
7				kasowanie	
8				kasowanie	start
9	Licznik kwadraturowy dwufazowy:	wejście zegarowe (faza A)	wejście zegarowe (faza B)		
10	przebieg A wyprzedza przebieg B o 90^0 - zliczanie w górę			kasowanie	
11	przebieg B wyprzedza przebieg A o 90^0 - zliczanie w dół			kasowanie	start
CPU214 - HSC2					
Tryb	Opis działania	I1.2	I1.3	I1.4	I1.5
0	Licznik z pojedynczym wejściem zegarowym, zliczający w górę lub w dół z wewnętrzną zmianą kierunku zliczania: SM57.3 = 0 - zliczanie w dół SM57.3 = 0 - zliczanie w górę	wejście zegarowe			
1				kasowanie	
2				kasowanie	start
3	Licznik z pojedynczym wejściem zegarowym, zliczający w górę lub w dół z zewnętrzną zmianą kierunku zliczania: I1.3 = 0 - zliczanie w dół I1.3 = 1 - zliczanie w górę	wejście zegarowe	kierunek		
4				kasowanie	
5				kasowanie	start
6	Licznik dwufazowy z podwójnym wejściem zegarowym zliczającym w górę i w dół	zliczanie w górę	zliczanie w dół		
7				kasowanie	
8				kasowanie	start
9	Licznik kwadraturowy dwufazowy: przebieg A wyprzedza przebieg B o 90^0 - zliczanie w górę przebieg B wyprzedza przebieg A o 90^0 - zliczanie w dół	wejście zegarowe (faza A)	wejście zegarowe (faza B)		
10				kasowanie	
11				kasowanie	start

Analizując tabelę nr 1 widać, że liczniki HSC1 i HSC2 posiadają cztery podstawowe tryby pracy, a w każdym z nich wyróżnić można dodatkowo trzy:

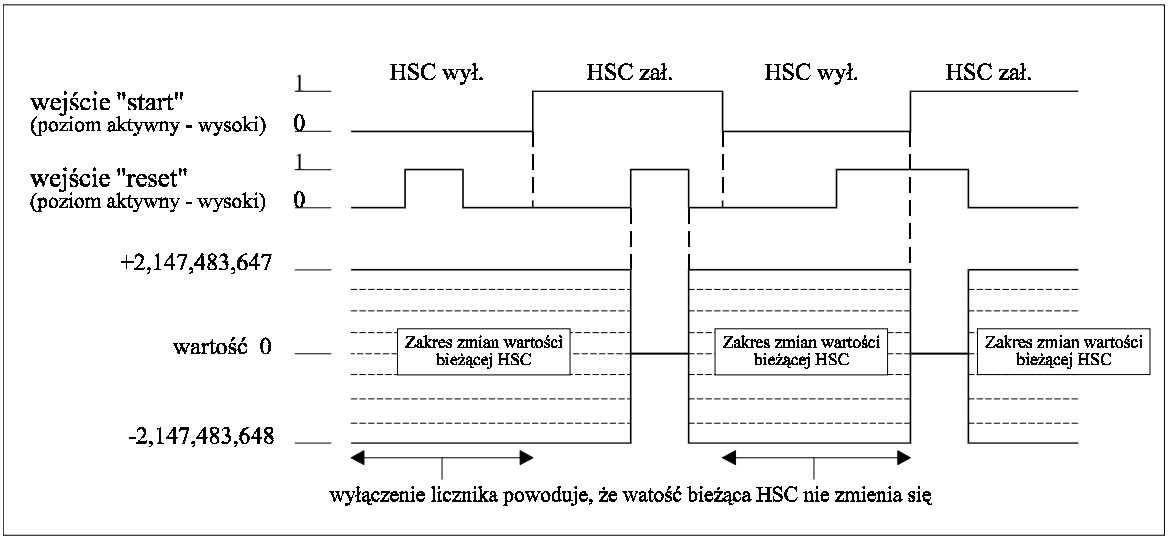
Tryby pracy	Opis
0, 3, 6, 9	Licznik nie posiada wejścia kasującego oraz wejścia start
1, 4, 7, 10	Licznik posiada tylko wejście kasujące
2, 5, 8, 11	Licznik posiada zarówno wejście kasujące oraz wejście start

Wyboru trybu pracy licznika, który musi być określony przed jego uruchomieniem, dokonujemy za pomocą instrukcji HDEF (patrz punkt 3.4).Aktywny poziom na wejściu "start" powoduje załączenie licznika HSC. W czasie, gdy jest on załączony impulsy wejściowe doprowadzone do wejścia zegarowego są w nim zliczane, co pociąga za sobą zmianę bieżącej wartości (CV - current value) licznika. Zmiana stanu logicznego na nieaktywny na wejściu "start" wyłącza licznik, powodując tym samym zapamiętanie stanu licznika i zatrzymanie procesu zliczania. Poziomy aktywne ustawiane są programowo - patrz punkt 3.1. W czasie, gdy licznik HSC jest wyłączony wejście kasujące "reset" nie wpływa na zmianę stanu licznika. Natomiast uaktywnienie wejścia kasującego, przy załączonym liczniku, powoduje jego wyzerowanie. Po zaniku sygnału kasującego "reset" rozpoczyna się proces zliczania impulsów wejściowych od stanu początkowego CV = 0. W przypadku, gdy licznik HSC posiada tylko wejście kasujące, jego uaktywnienie zawsze spowoduje wyzerowanie wartości bieżącej CV licznika.

Funkcje wejść liczników HSC zilustrowane są graficznie w punkcie 3.5.



Rysunek 2. Funkcja wejścia kasującego w liczniku nie posiadającym wejścia "start"



Rysunek 3. Funkcje wejść: "start" i "reset" w liczniku

3.1. Przeznaczenie bajtu sterującego szybkich liczników

Każdy z liczników HSC posiada własny bajt sterujący. Ustawiając odpowiednie bity bajty sterującego można w optymalny sposób skonfigurować parametry dynamiczne licznika. Adresy bajtów sterujących współpracujących z odpowiednimi licznikami HSC oraz funkcje poszczególnych bitów sterujących przedstawia poniższa tabela:

Tabela 2: Przeznaczenie bitów sterujących.

HSC0	HSC1	HSC2	Przeznaczenie
SM37.0	SM47.0	SM57.0	Bit określający poziom aktywny wejścia kasującego "reset": 0 - poziom aktywny - wysoki; 1 - poziom aktywny - niski. /1
SM37.1	SM47.1	SM57.1	Bit określający poziom aktywny wejścia "start": 0 - poziom aktywny - wysoki; 1 - poziom aktywny - niski. /1
SM37.2	SM47.2	SM57.2	Bit określający częstotliwość wejścia zegarowego w przypadku pracy licznika w trybie kwadraturowym: 0 - mnożnik x4(28kHz); 1 - mnożnik x1(7kHz). /1
SM37.3	SM47.3	SM57.3	Bit określający kierunek zliczania: 0 - zliczanie w dół (do tyłu); 1 - zliczanie w górę (do przodu).
SM37.4	SM47.4	SM57.4	Bit umożliwiający zmianę kierunku zliczania: 0 - brak takiej możliwości; 1 - umożliwienie tej zmiany.
SM37.5	SM47.5	SM57.5	Bit umożliwiający zmianę wartości zadanej (PV) w liczniku: 0 - brak takiej możliwości; 1 - umożliwienie tej zmiany.
SM37.6	SM47.6	SM57.6	Bit umożliwiający zmianę wartości bieżącej (CV) w liczniku: 0 - brak takiej możliwości; 1 - umożliwienie tej zmiany.
SM37.7	SM47.7	SM57.7	Bit określający stan pracy licznika HSC: 0 - licznik HSC wyłączony; 1 - licznik HSC załączony.
/1 - Bity te są aktywne tylko dla liczników HSC1 i HSC2. Stan tych bitów należy określić przed wykonaniem instrukcji HDEF. W innym przypadku ustawiają się one w sposób domyślny na "0".			

3.2. Ustawianie wartości zadanej i bieżącej

W każdym liczniku HSC wartość bieżącą (CV) i zadaną (PV) określić można przy pomocy 32-bitowej liczby całkowitej ze znakiem. Czyli zakres nastawianych wartości mieści się w przedziale: od -2.147.483.648 do +2.147.483.647. Możliwość dokonywania tych zmian jest uwarunkowana stanem logicznym odpowiednich bitów sterujących (patrz. tabela 2). W celu wprowadzenia tych zmian należy spowodować wykonanie instrukcji HSC, która automatycznie uaktualnienia wprowadzane nastawy.
W tabeli nr 3 podane zostały adresy bajtów, w których przechowywane są wartości bieżąca i zadana w odniesieniu do wybranego licznika HSC.

Tabela 3: Adresy bajtów zawierających wartość bieżącą i zadaną liczników.

Wartość bieżąca (CV) liczników HSC0, HSC1 oraz HSC2			
HSC0	**HSC1**	**HSC2**	**Opis**
SMB38	SMB48	SMB58	Bajt pierwszy - najbardziej znaczący liczby 32-bitowej
SMB39	SMB49	SMB59	Bajt drugi liczy 32-bitowej
SMB40	SMB50	SMB60	Bajt trzeci liczby 32-bitowej
SMB41	SMB51	SMB61	Bajt czwarty - najmniej znaczący liczby 32-bitowej
Wartość zadana (PV) liczników HSC0, HSC1 oraz HSC2			
SMB42	SMB52	SMB62	Bajt pierwszy - najbardziej znaczący liczby 32-bitowej
SMB43	SMB53	SMB63	Bajt drugi liczy 32-bitowej
SMB44	SMB54	SMB64	Bajt trzeci liczby 32-bitowej
SMB45	SMB55	SMB65	Bajt czwarty - najmniej znaczący liczby 32-bitowej

3.3. Bajty statusu liczników

Bajt statusu może pełnić funkcję monitorującą pracę danego licznika. Zawiera on informacje dotyczące aktualnego kierunku zliczania impulsów wejściowych oraz określony typ relacji między aktualną wartością bieżącą, a wartością zadaną.

Tabela 4: Adresy i przeznaczenie bajtu statusu liczników

HSC0	HSC1	HSC2	Opis
SM36.0	SM46.0	SM56.0	nie wykorzystany
SM36.1	SM46.1	SM56.1	nie wykorzystany
SM36.2	SM46.2	SM56.2	nie wykorzystany
SM36.3	SM46.3	SM56.3	nie wykorzystany
SM36.4	SM46.4	SM56.4	nie wykorzystany
SM36.5	SM46.5	SM56.5	bit określający aktualny kierunek zliczania: 0 - zliczanie w dół (do tyłu); 1 - zliczanie w górę (do przodu)
SM36.6	SM46.6	SM56.6	bit określający aktualną relację między wartością bieżącą (CV), a zadaną (PV): 0 - CV nie równa się PV; 1 - CV równa się PV
SM36.7	SM46.7	SM56.7	bit określający aktualną relację między wartością bieżącą (CV), a zadaną (PV): 0 - CV jest mniejsza lub równa PV; 1 - CV jest większa od PV

W tabeli nr 5 przedstawiono kilka wariantów rejestru sterującego pozwalającego skonfigurować parametry szybkiego licznika. Przez wpisanie do rejestru sterującego odpowiedniej zmiennej (w tabeli jest ona przedstawiona jako liczba w kodzie heksadecymalnym) można w odpowiedni sposób ustawić parametry licznika do aktualnych potrzeb.

Tabela 5. Przykłady zmiany parametrów szybkiego licznika HSC

Funkcja rejestru sterującego - efekt działania instrukcji HSC								
		Możliwość zmiany			Ustawienie			
Rejestr sterujący (Hex.)	załączony	wartości bież. (CV)	wartości zad. (PV)	kierunku zliczania	kierunku	częstotliwości	poziomu aktywnego wejścia	
							Start	Restart
16#00	nie	brak	brak	brak	w dół	x4	wysoki	wysoki
16#8C	tak	brak	brak	brak	w dół	x1	wysoki	wysoki
16#F8	tak	tak	tak	tak	w górę	x4	wysoki	wysoki
16#CC	tak	tak	nie	nie	w górę	x1	wysoki	wysoki
16#98	tak	nie	nie	tak	w górę	x4	wysoki	wysoki
16#C3	tak	tak	nie	nie	w dół	x4	niski	niski
16#90	tak	nie	nie	tak	w dół	x4	wysoki	wysoki
16#C0	tak	tak	nie	nie	w dół	x4	wysoki	wysoki
16#A0	tak	nie	tak	nie	w dół	x4	wysoki	wysoki

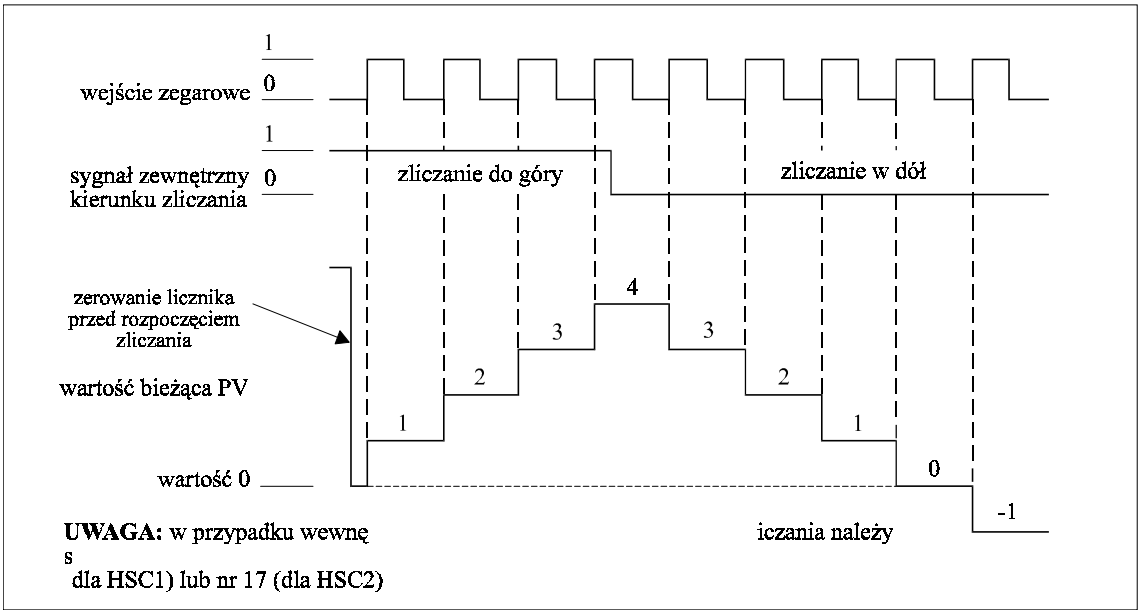
3.4. Funkcje sterujące pracą szybkich liczników HSC

LAD	Opis działania	Zmienna
HDEF EN HSC MODE	Blok funkcyjny służący do ustawiania trybu pracy wskazanego parametrem "MODE" w odniesieniu do wybranego parametrem "HSC" licznika. Operacja zostanie wykonana, gdy do wejścia "EN" podany zostanie sygnał. Blok funkcyjny może skonfigurować tylko jeden licznik HSC. Ponieważ blok funkcyjny może być uaktywniony tylko raz od momentu uruchomienia sterownika, dlatego też jego praca powinna być związana z bitem specjalnym SM0.1, który uaktywnia się tylko w czasie pierwszego cyklu skanowania. Próba powtórnego użycie tej procedury nie zmieni wcześniej wprowadzonej konfiguracji licznika, a jedynie spowoduje pojawienie się błędu (kod 005 - patrz kody błędów S7-200 Statement List and Ladder Logic Programming). /1 **(High-speed Counter Definition)**	HSC:CPU 212: 0, (bajt)CPU 214: 0, 1 lub2 MODE:CPU 212: 0 (HSC0) (bajt) CPU 214: 0 (HSC0) 0 do 11 (HSC1 i 2)
HSC EN N	Blok funkcyjny, którego zadaniem jest sprawdzenie zawartości bajtu kontrolnego licznika o numerze określonym parametrem "N" i na tej podstawie odpowiednie ustawienie parametrów dynamicznych tego licznika. Operacja zostanie wykonana, gdy do bloku podany zostanie sygnał. Ponadto instrukcja HSC nie może być wykonana przed instrukcją HDEF. **(High-speed Counter)**	N:CPU 212: 0(słowo) CPU 214: 0, 1 lub 2

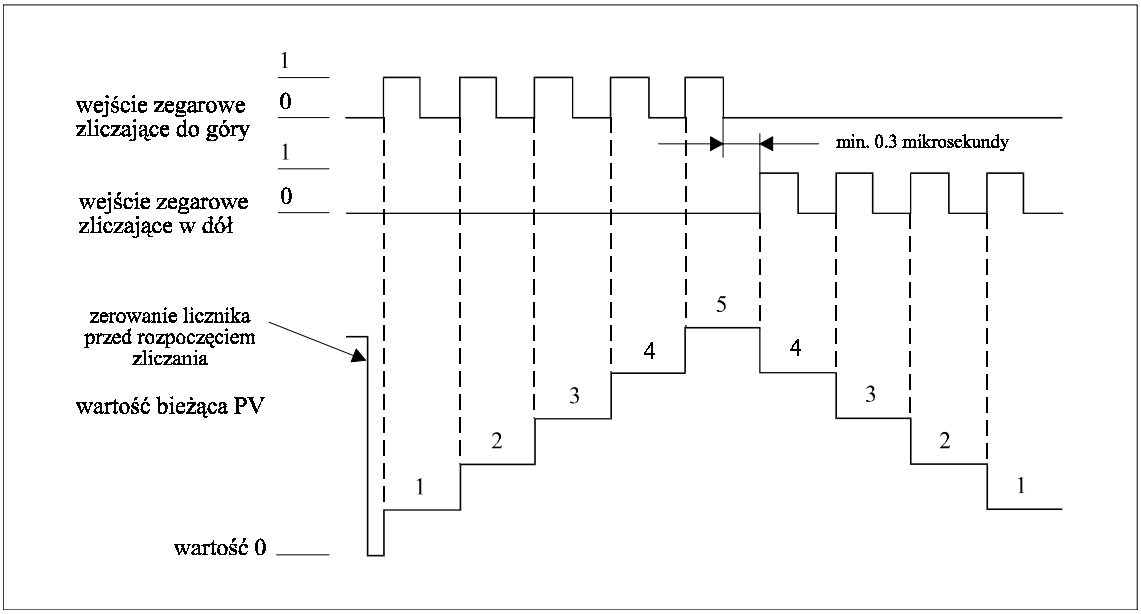
STL	Opis działania	Zmienna
HDEF HSC, MODE	Instrukcja powodująca ustawienie żądanego trybu pracy wskazanego parametrem "MODE" w odniesieniu do wybranego parametrem "HSC" licznika. Operacja zostanie wykonana, gdy pierwszym bitem stosu jest "**1**". /1 **High-speed Counter Definition (HDEF)**	HSC:CPU 212: 0, (bajt) CPU 214: 0, 1 lub 2 MODE: CPU 212: 0 (HSC0) (bajt) CPU 214: 0 (HSC0) 0 do 11 (HSC1 i 2)
HSC N	Instrukcja, której zadaniem jest sprawdzenie zawartości bajtu kontrolnego licznika o numerze określonym parametrem "N" i na tej podstawie odpowiednie ustawienie parametrów dynamicznych tego licznika. Operacja zostanie wykonana, gdy pierwszym bitem stosu jest "**1**". Instrukcja HSC nie może być wykonana przed instrukcją HDEF. **High-speed Counter (HSC)**	N: CPU 212: 0 (słowo) CPU 214: 0, 1 lub 2

UWAGA: /1 *Instrukcja HDEF nie może być umieszczana wewnątrz fragmentów programu stanowiącego przerwanie programowe, lecz jedynie w podprogramie (SBR). W celu wykonania instrukcji HDEF należy skorzystać z procedury (CALL) powodującej wywołanie określonego podprogramu, w którym HDEF jest umieszczona..*

3.5. Ilustracja graficzna pracy szybkich liczników

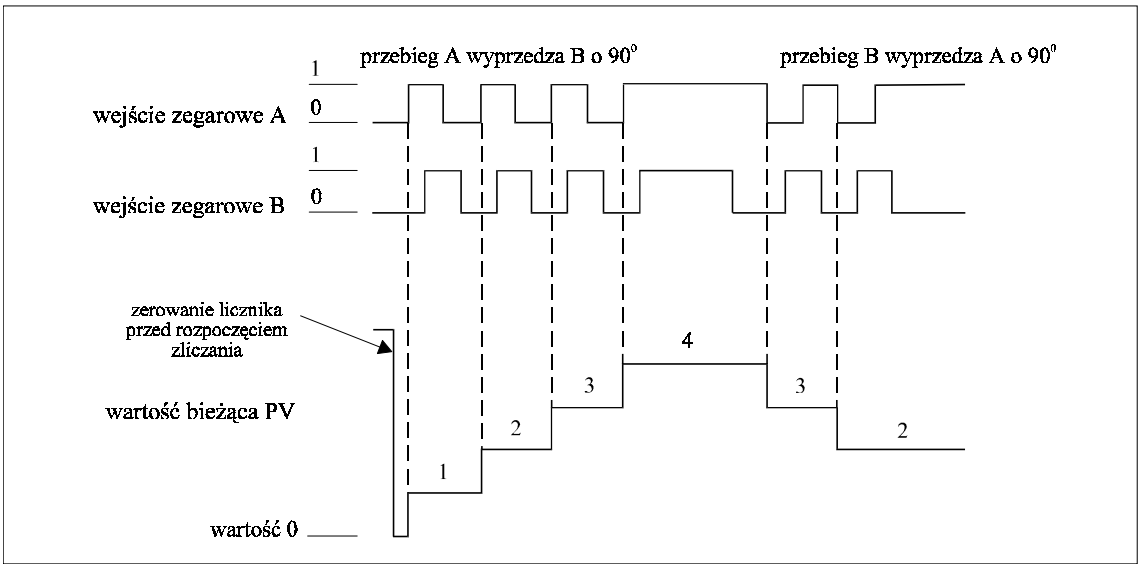


Rysunek 4. Proces zliczania w liczniku dwukierunkowym z wewnętrzną (tryb pracy: 0,1,2) oraz z zewnętrzną (tryb pracy: 3,4,5) zmianą kierunku zliczania .



Rysunek 5. Proces zliczania w liczniku dwufazowym (tryb pracy: 6, 7, 8)

Jeżeli odstęp czasowy pomiędzy dwoma sąsiednimi narastającymi zboczami, doprowadzonymi do obu wejść zegarowych, będzie mniejszy niż 0,3ms, to licznik ten nie zmieni wartości bieżącej, gdyż przypadek ten zostanie potraktowany jako jednoczesne doprowadzenie obu sygnałów wejściowych do licznika wzajemnie się wykluczających.

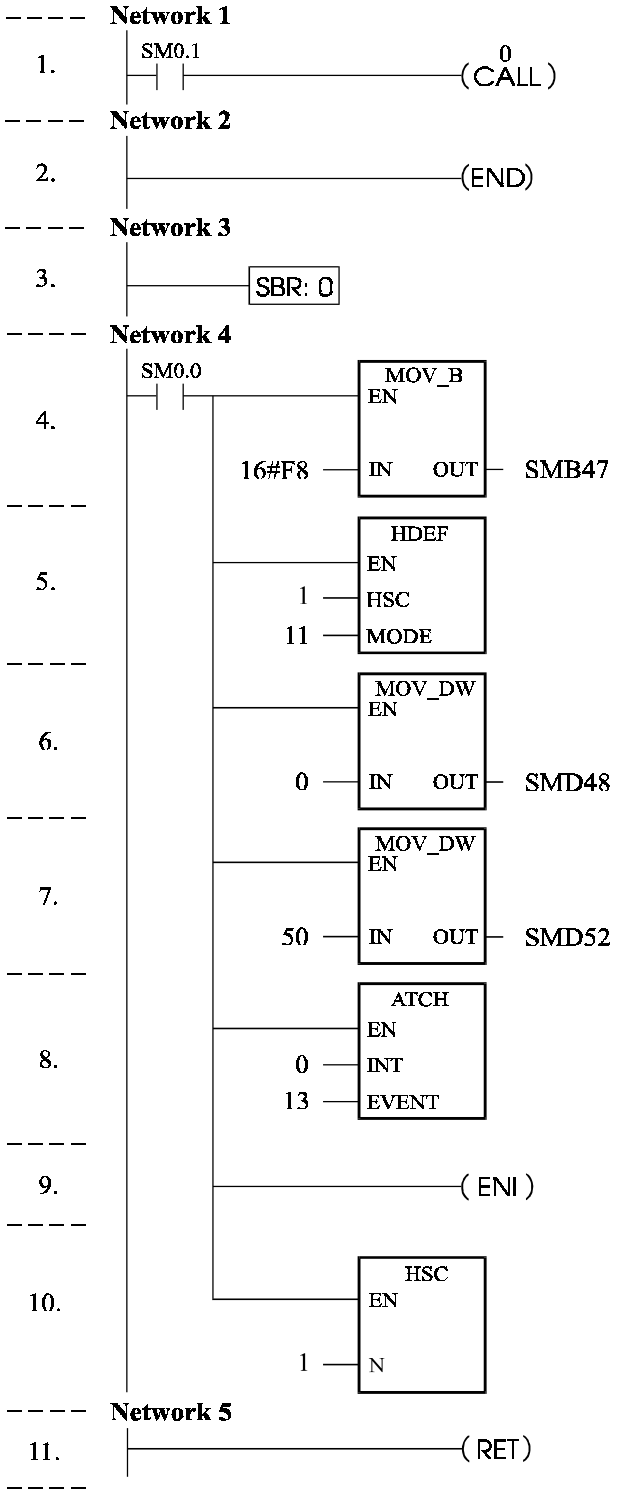


Rysunek 6. Proces zliczania w liczniku dwufazowym kwadraturowym z mnożnikiem x1 (tryb pracy: 9, 10, 11)

Kierunek zliczania określony jest tu poprzez przesunięcie fazowe przebiegów A i B o 90^0. W trybie pracy x4(28kHz) licznik zlicza zarówno zbocze narastające oraz opadające obu przebiegów A i B.

3.6. Przykład konfigurowania szybkich liczników

W celu lepszego zrozumienia mechanizmu ustawiania parametrów licznika HSC zostanie poniżej przedstawiony przykład programowego konfigurowania szybkiego licznika HSC1 wraz ze szczegółową analizą programu:



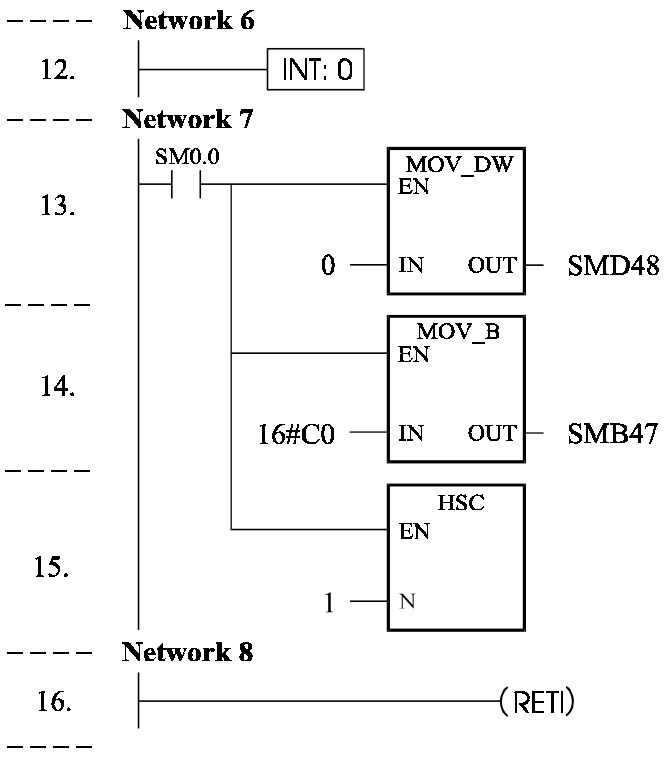
Network 1
LD SM0.1
CALL 0

Network 2
MEND

Network 3
SBR 0

Network 4
LD SM0.0
MOVB 16#F8, SMB47
HDEF 1, 11
MOVD 0, SMD48
MOVD 50, SMD52
ATCH 0, 13
ENI
HSC 1

Network 5
RET



Network 6

INT 0

Network 7

LD SM0.0

MOVD 0,SMD48

MOVB 16#C0,SMB47

HSC 1

Network 8

RETI

Analiza działania programu:

Network 1

1. W pierwszym cyklu skanowania zostaje wywołana procedura podprogramu nr "0".

Network 2

2. Instrukcja (END) wskazuje na koniec programu głównego.

Network 3

3. Etykieta (SBR0) wskazuje na początek podprogramu, który umożliwia ustawienie żądanych parametrów szybkiego licznika HSC.

Network 4

4. Poszczególne bity bajtu sterującego SMB47 licznika HSC1 ustawione zostały w porządku odpowiadającym zmiennej 16#F8 przedstawionej w kodzie heksadecymalnym:

Bajt sterujący SMB47 licznika HSC1							
SM47.7	SM47.6	SM47.5	SM47.4	SM47.3	SM47.2	SM47.1	SM47.0
1	1	1	1	1	0	0	0

Korzystając z tabeli nr 2 i 5 można odczytać parametry HSC1.

5. Blok funkcyjny HDEF pozwala na określenie jednego z dwunastu trybów pracy licznika HSC1 (patrz tabela 1). Tryb nr 11 określa tryb kwadraturowy licznika HSC1 z wejściem kasującym oraz wejściem start.
6. Blok ten powoduje wyzerowanie licznika HSC1 (CV = 0, SMD48 = 0) - tabela 3.
7. Blok ten powoduje ustawienie wartości zadanej licznika HSC1. W tym przypadku jest to liczba 50 (SMD52 = 50) - tabela 3.
8. Opcjonalnie może wystąpić procedura przerwania. W programie tym zdefiniowane zostało przerwanie o numerze "0", które jest uaktywniane zdarzeniem nr 13 czyli w przypadku, gdy wartość bieżąca licznika HSC1 zrówna się z wartością zadaną.
9. Przekaźnik "ENI" powoduje włączenie wszystkich przerwań programowych.
10. Blok funkcyjny HSC1 stanowi końcową procedurę etapu konfigurowania licznika HSC1.

Network 5

11. Przekaźnik "RET" wskazuje koniec podprogramu o numerze "0".
    W przypadku zrównania się wartości zadanej PV z wartością bieżącą licznika HSC1 (tutaj po wygenerowaniu 50 impulsów) nastąpi uruchomienie przerwania programowego nr 0.

Network 6

12. Etykieta "INT 0" określa numer danego przerwania. W tym przypadku "0".

Network 7

13. W pierwszym etapie zostaje skasowana wartości bieżącej CV licznika HSC1 (SMD48 = 0).
14. W tym szczeblu zostają zmienione parametry licznika HSC1 przez ustawienie bitów sterujących bajtu SMB47 odpowiadających liczbie 16#C0 = $(11000000)_2$ – patrz tabela nr 2 i 5.
15. Blok funkcyjny HSC1 rozpoczyna proces przekonfigurowywania licznika.

Network 8

16. Przekaźnik "RETI" kończy przerwanie programowe.

4. Rodzaje wyjść impulsowych

Tylko jednostka CPU214 posiada konfigurowane programowo wyjścia impulsowe Q0.0 oraz Q0.1. W efekcie ich działania następuje czasowe, cykliczne załączanie i wyłączanie tych wyjść.
Sposób w jaki będą one sterowane zależą od wybranego rodzaju wyjścia PTO/PWM oraz od dodatkowych danych konfiguracyjnych wprowadzonych programowo. Zestawienie parametrów konfiguracyjnych przedstawia tabela nr 6.

Wyjście impulsowe PTO:

Charakteryzuje się ono stałym 50% wypełnieniem. Generuje ono, określoną programowo, ilość impulsów sterujących o zmieniającej się częstotliwości (okresie). Zadaną liczbę impulsów można zmieniać w przedziale: od 1 do 4.294.967.295 (zmienna 32-bitowa bez znaku), natomiast okres może być ustawiany w milisekundach lub mikrosekundach (zmienna 16-bitowa bez znaku). Zakres ustawianych jednostek czasu w milisekundach zawiera się w przedziale: od 2 do 65.535, natomiast dla mikrosekund wynosi: od 250 do 65.535.
Wyjście PTO, pełniące funkcję programowalnego zadajnika impulsów, może sterować pracą silników krokowych w układach pozycjonowania.

Wyjście impulsowe PWM:

Charakteryzuje się ono możliwością programowego ustawiania częstotliwości (okresu) przebiegu wyjściowego z możliwością zmiany szerokości impulsu (zmiany stopnia wypełnienia przebiegu). Zakres zmiany tych wielkości może być dokonywany w milisekundach i mikrosekundach (zmienna 16-bitowa bez znaku). Zakres ustawianych jednostek czasu, w odniesieniu do zmiany okresu, zawiera się w przedziale: od 2 do 65.535 dla msek., natomiast od 250 do 65.535 dla msek. Wartość szerokości impulsu mieści się w przedziale: od 0 do 65.535 jednostek czasu wyrażonych w msek. lub msek. W przypadku, gdy szerokość impulsu będzie równa okresowi przebiegu wyjściowego, to wypełnienie równa się 100% i w konsekwencji wyjście Q0.0 lub Q0.1 zostaną załączone w sposób ciągły. W drugim skrajnym przypadku, przy wypełnieniu 0% (szerokość impulsu wynosi zero), wyjście Q0.0 lub Q0.1 jest nieaktywne.
W tabeli 6 przedstawiono wszystkie bity, które służą do monitorowania, sterowania i konfigurowania wyjść PTO/PWM. Parametrami domyślnymi bitów konfiguracyjnych jest stan niski.

Tabela 6. Parametry konfiguracyjne wyjść impulsowych PTO/PWM.

Bity monitorujące wyjście impulsowe PTO		
Q0.0	**Q0.1**	**Przeznaczenie**
SM66.6	SM76.6	Wystąpiła próba nowego ustawienia parametrów wyjścia PTO w trakcie generowania impulsów wyjściowych: 0 - nie; 1 - tak
SM66.7	SM76.7	Zadana liczba impulsów została wygenerowana: 0 - nie; 1 - tak
Bajt sterujący wyjść PTO/PWM		
Q0.0	**Q0.1**	**Przeznaczenie**
SM67.0	SM77.0	Możliwość zmiany okresu przebiegu PTO/PWM: 0 - nie; 1 - tak
SM67.1	SM77.1	Możliwość zmiany szerokości impulsu PWM: 0 - nie; 1 - tak
SM67.2	SM77.2	Możliwość zmiany wartości zadanej impulsów PTO: 0 - nie; 1 - tak
SM67.3	SM77.3	Wybór podstawy czasu PTO/PWM: 0 - msek; 1 - msek.
SM67.4	SM77.4	Nie wykorzystany
SM67.5	SM77.5	Nie wykorzystany
SM67.6	SM77.6	Wybór rodzaju wyjścia PTO/PWM: 0 - PTO; 1 - PWM
SM67.7	SM77.7	Możliwość załączenia wyjścia PTO/PWM: 0 - wyłączone; 1 - załączone
Ustawianie wartości okresu wyjść PTO/PWM (zakres: 2 - 65.535)		
Q0.0	**Q0.1**	**Przeznaczenie**
SMB68	SMB78	Bajt bardziej znaczący liczby 16-bitowej
SMB69	SMB79	Bajt mniej znaczący liczby 16-bitowej
Ustawianie szerokości (czasu trwania) impulsu wyjściowego PWM (zakres: 0 - 65.535)		
Q0.0	**Q0.1**	**Przeznaczenie**
SMB70	SMB80	Bajt bardziej znaczący liczby 16-bitowej
SMB71	SMB81	Bajt mniej znaczący liczby 16-bitowej
Ustawianie zadeklarowanej wartości liczby impulsów wyjściowych PTO (zakres: 1 - 4.294.967.295)		
Q0.0	**Q0.1**	**Przeznaczenie**
SMB72	SMB82	Bajt pierwszy - najbardziej znaczący liczby 32-bitowej
SMB73	SMB83	Bajt drugi liczy 32-bitowej
SMB74	SMB84	Bajt trzeci liczby 32-bitowej
SMB75	SMB85	Bajt czwarty - najmniej znaczący liczby 32-bitowej

W tabeli nr 7 przedstawiono krótki opis kilku wariantów rejestru sterującego pozwalającego skonfigurować wyjścia impulsowe PTO/PWM sterownika. Przez wpisanie do rejestru odpowiedniej zmiennej (w tabeli jest ona przedstawiona jako liczba w kodzie heksadecymalnym) można w odpowiedni sposób ustawić parametry do aktualnych potrzeb.

Różne ustawienia statusu bitów sterujących pozwalają dokonać zmiany: liczby zadanych impulsów PTO (SMD72 lub SMD82), szerokości impulsu PWM (SMW70 lub SMW80), czy też częstotliwości (SMW68 lub SMW78).

Tabela 7. Przykłady zmiany parametrów wyjść impulsowych Q0.0/Q0.1

Rejestr sterujący	Funkcja rejestru sterującego - efekt działania instrukcji PLS					
	załączone	rodzaj wyjścia	Podstawa czasu	zmiana dotycząca:		
				ilości imp. wyjściowych	szerokości impulsu	czasu cyklu (okresu)
16#81	tak	PTO	1 msek.			tak
16#84	tak	PTO	1 msek.	tak		
16#85	tak	PTO	1 msek.	tak		tak
16#89	tak	PTO	1 msek.			tak
16#8C	tak	PTO	1 msek.	tak		
16#8D	tak	PTO	1 msek.	tak		tak
16#C1	tak	PWM	1 msek.			tak
16#C2	tak	PWM	1 msek.		tak	
16#C3	tak	PWM	1 msek.		tak	tak
16#C9	tak	PWM	1 msek.			tak
16#CA	tak	PWM	1 msek.		tak	tak
16#CB	tak	PWM	1 msek.		tak	tak

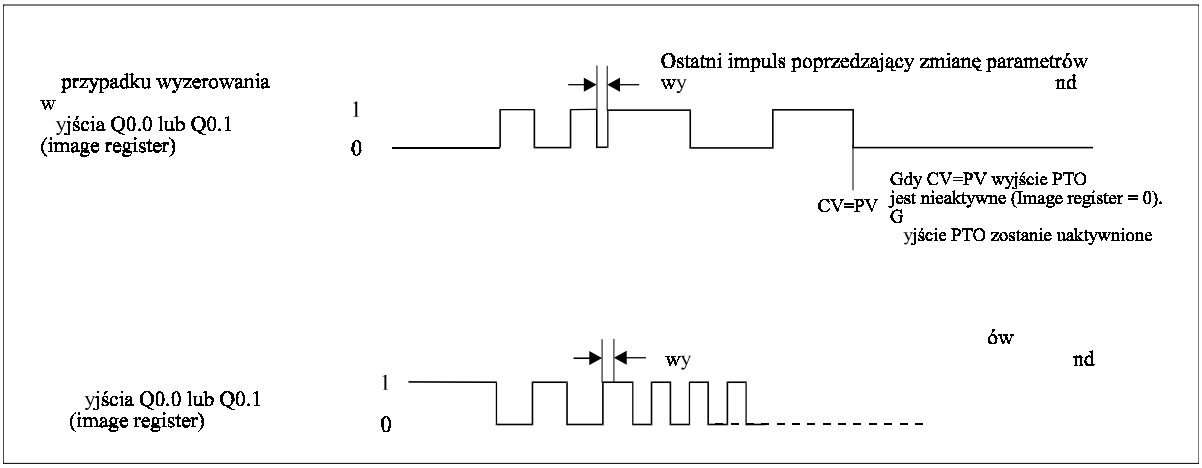
4.1. Funkcje sterujące pracą wyjść impulsowych PTO/PWM

LAD	Opis działania	Zmienna
PLS EN Q0.x	Blok funkcyjny sprawdzający zawartość rejestru sterującego danym wyjściem impulsowym o numerze określonym parametrem "Q0.x". Ustawianie parametrów użytkowych danego wyjścia, zgodnie z zawartością tego rejestru, zostaje wykonana, gdy do wejścia "EN" dopłynie sygnał. **(Pulse)**	Q0.x:CPU 214 (0 lub 1) (słowo)

STL	Opis działania	Zmienna
PLS x	Instrukcja sprawdzający zawartość rejestru sterującego danym wyjściem impulsowym o numerze określonym parametrem "x". Ustawianie parametrów konfiguracyjnych wyjścia zostaje wykonana gdy pierwszym bitem stosu jest "**1**". **Pulse (PLS)**	x: CPU 214 (0 lub 1)(słowo)

4.2. Zmiana parametrów wyjść impulsowych

Wprowadzane zmiany w przebiegu wyjściowym, związane np. ze zmianą okresu przebiegu PTO czy też zmiany wypełnienia przebiegu PWM, powodują chwilowe wyłączenie danego wyjścia na czas niezbędny do wprowadzenia nowych danych konfiguracyjnych. W celu zminimalizowania tego negatywnego zjawiska, które prowadzi do zniekształcenia przebiegu wyjściowego, zalecane jest używanie wyjścia PTO lub PWM, które w pierwszym cyklu skanowania ustawiane będzie na "0" (dla PTO) lub na "1" (dla PWM). Ta zasada wykorzystana została w przykładowych programach omówionych w punkcie 4.3. oraz 4.4. W konsekwencji przebieg wyjściowy PTO rozpoczyna się od stanu niskiego, a PWM od wysokiego. Zmiana parametrów przebiegu PTO spowoduje powstanie krótkiej przerwy trwającej ok. 120msek. rozdzielającej oba przebiegi, natomiast w przypadku przebiegu PWM spowoduje ona wydłużenie czasu trwania pierwszego impulsu wyjściowego, o zmienionych parametrach, o ok. 120msek. Powyższą sytuację ilustruje rysunek:



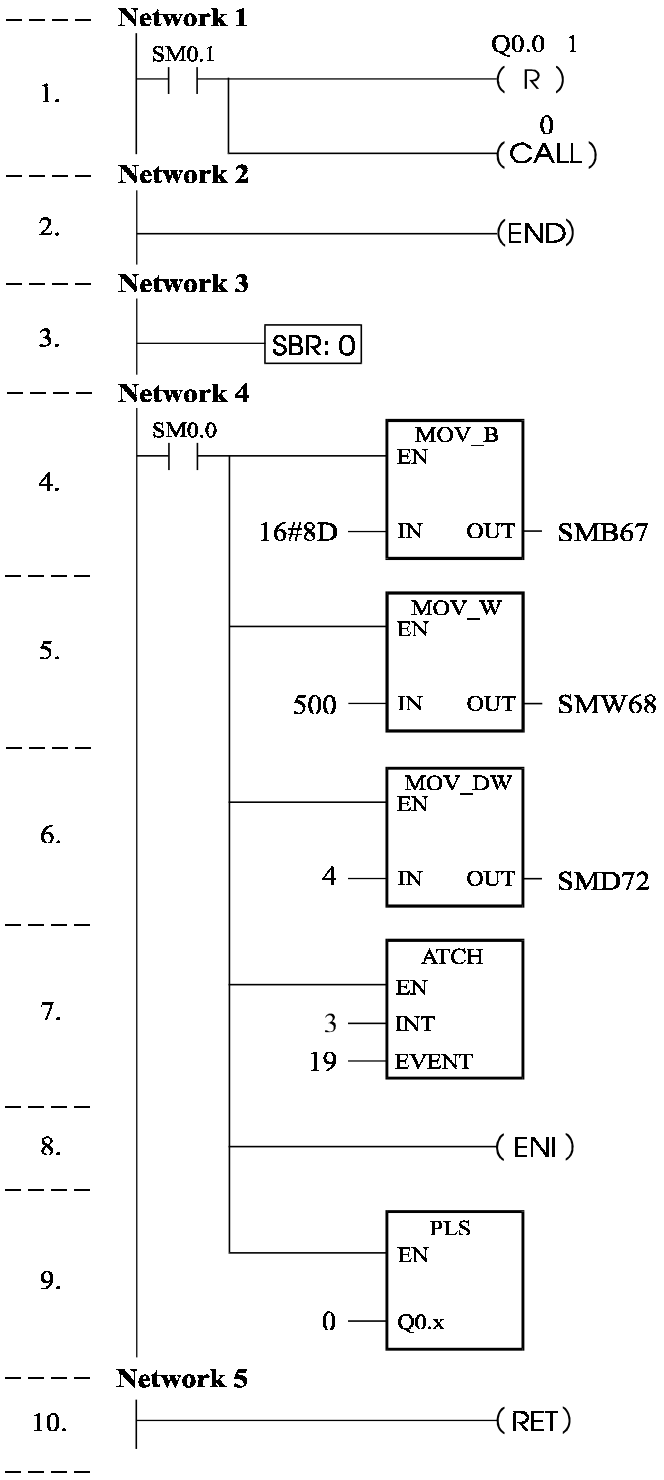
Rysunek 7. Kształt przebiegów wyjściowych impulsowych przy dokonywaniu zmian w ich parametrach

W przypadku wyjścia PWM można wyeliminować powyższe zniekształcenie trwające 120msek. przez tzw. synchroniczną zmianę parametrów. Polega ona na sprzężeniu danego wyjścia PWM z przerwaniem programowym reagującym na narastające zbocze sygnału wejściowego.

Przypadek taki omówiony jest w punkcie 4.4., w którym przedstawiona została metoda programowego dokonywania zmian w parametrach wyjścia PWM.

4.3. Konfigurowanie wyjścia impulsowego PTO

W celu lepszego zrozumienia mechanizmu ustawiania parametrów wyjścia PTO zostanie poniżej przedstawiony przykład programowego konfigurowania wyjścia impulsowego Q0.0 wraz ze szczegółową analizą programu:



STL

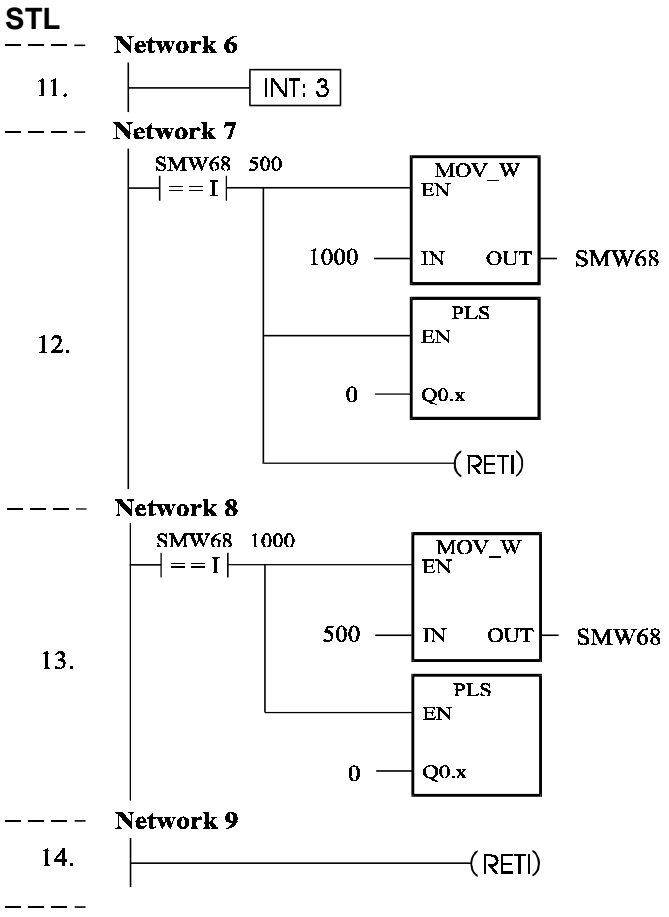
```
Network 1
LD   SM0.1
R    Q0.0, 1
CALL        0

Network 2
MEND

Network 3
SBR         0

Network 4
LD   SM0.0
MOVB        16#8D,
SMB67
MOVW        500, SMW68
MOVD        4, SMD72
ATCH        3, 19
ENI
PLS 0

Network 5
RET
```



Network 6
INT 3

Network 7
LDW= SMW68, 500
MOVW 1000, SMW68
PLS 0
CRETI

Network 8
LDW= SMW68, 1000
MOVW 500, SMW68
PLS 0

Network 9
RETI

Analiza działania programu:

Network 1

1. W pierwszym cyklu skanowania zostaje ustawiony w stan niski (Image register) - patrz punkt 4.2. - oraz wywołana procedura podprogramu nr 0.

Network 2

2. Przekaźnik (END) wskazuje na koniec części logicznej programu głównego.

Network 3

3. Etykieta (SBR0) określa początek podprogramu "0", który umożliwia ustawianie parametrów wyjścia impulsowego PT0.

Network 4

4. Poszczególne bity bajtu sterującego SMB67 wyjścia impulsowego Q0.0

ustawione zostały w porządku odpowiadającym zmiennej 16#8D. Parametry tak ustawionego rejestru można odczytać z tabeli nr 6 i 7.

5. Wpisanie do rejestru SMW68 wartości okresu pulsowania - tutaj 500msek.
6. Wpisanie do rejestru SMD72 wartości określającej zadaną liczbę wygenerowanych impulsów na wyjściu Q0.0 - tutaj 4 impulsy.
7. Opcjonalnie został użyty blok przydzielający przerwaniu programowemu nr 3 zdarzenie nr 19, które powoduje uruchomienie tego przerwania po wygenerowaniu na wyjściu Q0.0 wszystkich 4 impulsów wyjściowych.
8. Przekaźnik (ENI) powoduje załączenie wszystkich przerwań programowych (tutaj przerwanie nr 3), umożliwiając tym samym wykonanie tego przerwania w momencie wystąpienie zdarzenia nr 19.
9. Blok funkcyjny (PLS) kończy procedurę konfigurowania i powoduje to, iż proces generowania czterech impulsów o parametrach określonych bajtem SMB67, zostanie rozpoczęty.

Network 5

10. Przekaźnik (RET) określa koniec podprogramu SBR0 i powoduje powrót do programu głównego.

Network 6

11. Etykieta (INT3) wskazuje początek przerwania programowego o numerze 3.

Network 7

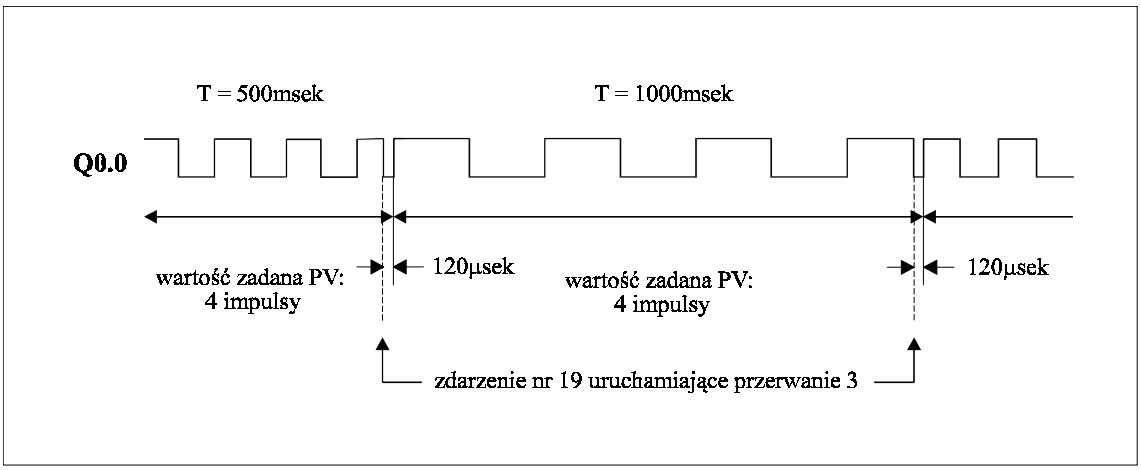
12. Po wygenerowaniu 4 impulsów (zdarzenie 19) do rejestru SMW68 zostanie wpisana nowa wartość okresu impulsowania - tutaj 1000msek.
    Zastosowanie bloku (PLS) spowoduje automatyczne uaktualnienie zawartości bajtu sterującego SMB67 i w efekcie wygenerowanie kolejnych 4 impulsów na wyjściu Q0.0. Przekaźnik (RETI) powoduje powrót do programu głównego.

Network 8

13. Po wygenerowaniu 4 impulsów wyjściowych uruchomione zostanie po raz drugi przerwanie programowe 3 (zdarzenie 19). Zostanie wpisana do rejestru SMW68 nowa wartości okresu - tutaj ponownie 500msek.
    Blok (PLS) uaktualnia dane zawarte w bajcie sterującym SMB67 i rozpoczyna proces ponownego wygenerowania 4 impulsów.
    Cykliczna zmiana okresu z 500msek. na 1000msek będzie występować za każdym razem po wygenerowaniu kolejnych 4 impulsów wyjściowych.

Network 9

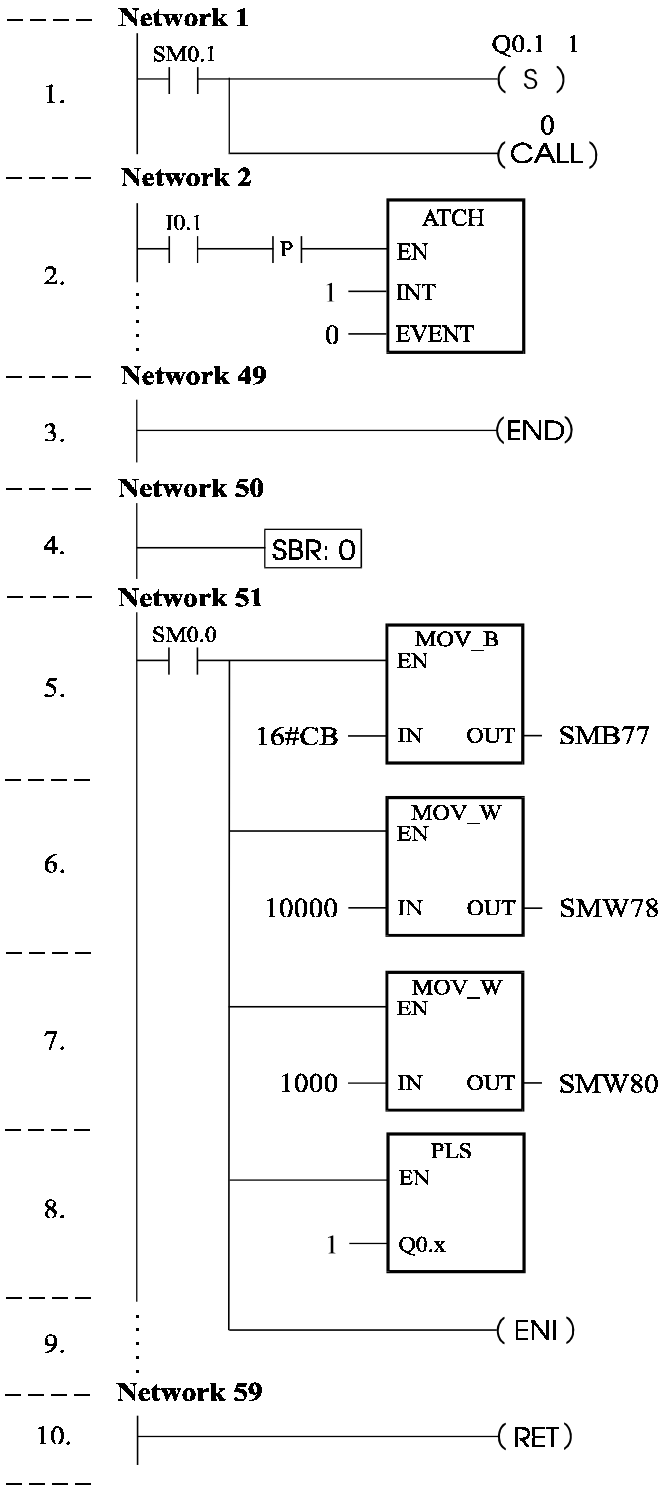
14. Przekaźnik o działaniu bezwarunkowym (RETI) wskazuje koniec przerwania programowego.
    Rysunek 8 przedstawia w sposób graficzny działanie powyższego programu sterującego:



Rysunek 8. Diagram czasowy

4.4. Przykład konfigurowania wyjścia impulsowego PWM

W celu lepszego zrozumienia mechanizmu ustawiania parametrów wyjścia PWM zostanie poniżej przedstawiony przykład programowego konfigurowania wyjścia impulsowego Q0.1 wraz ze szczegółową analizą programu:



STL

Network 1

```
LD   SM0.1
S    Q0.1, 1
CALL        0
```

Network 2

```
LD   I0.1
EU
ATCH        1, 0
.
.
```

Network 49

```
MEND
```

Network 50

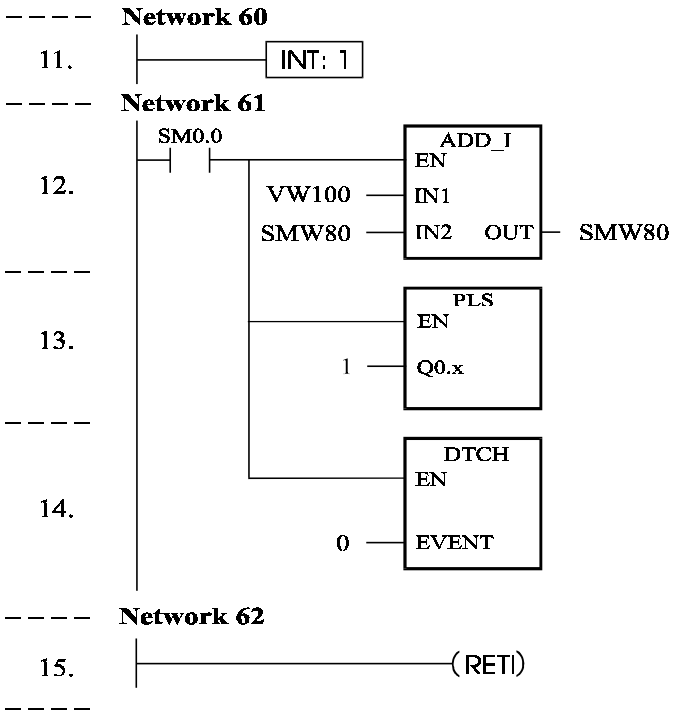
```
SBR         0
```

Network 51

```
LD   SM0.0
MOVB        16#CB,
SMB77
MOVW        10000,
SMW78
MOVW        1000, SMW80
PLS 1
ENI
.
.
.
```

Network 59

```
RET
```



STL

Network 60

INT 1

Network 61

LD SM0.0

+I VW100, SMW80

PLS 1

DTCH 0

Network 62

RETI

Analiza działania programu:

Network 1

1. W pierwszym cyklu skanowania zostaje ustawiony w stan wysoki (Image register) - patrz punkt 4.2. - oraz uruchomiona instrukcja wywołania podprogramu.

Network 2

2. Narastające zbocze sygnału wejściowego I0.1 powoduje skojarzenie zdarzenia "0" z przerwaniem programowym "1". Skojarzenie to wywoła natychmiastowe wykonanie tego przerwania w momencie pojawienia się narastającego zbocza sygnału wejściowego I0.0.

Network 49

3. Koniec programu głównego.

Network 50

4. Etykieta (SBR0) wskazuje na początek podprogramu, który umożliwia ustawienie żądanych parametrów wyjścia impulsowego PWM.

Network 51

5. Wpisanie do rejestru sterującego SMB77 liczby przedstawionej w kodzie heksadecymalnym jako 16#CB powoduje odpowiednie skonfigurowanie wyjścia impulsowego Q0.1. (patrz tabela 6 i 7)
6. Rejestr SMW78 pozwala ustawić żądany okres przebiegu - tutaj 10.000msek.
7. Rejestr SMW80 pozwala ustawić żądaną szerokość impulsu - tutaj 1000msek.
8. Instrukcja (PLS) spowoduje przyporządkowanie powyższych parametrów przebiegu PWM do wyjścia Q0.1.
9. Instrukcja (ENI) załącza wszystkie występujące w programie przerwania - tutaj przerwanie nr 1.

Network 59

10. Instrukcja (RET), wskazująca na koniec podprogramu (SBR0), powoduje powrót do programu głównego.

Network 60

11. Etykieta (INT1) wskazuje na początek przerwania programowego o numerze 1.

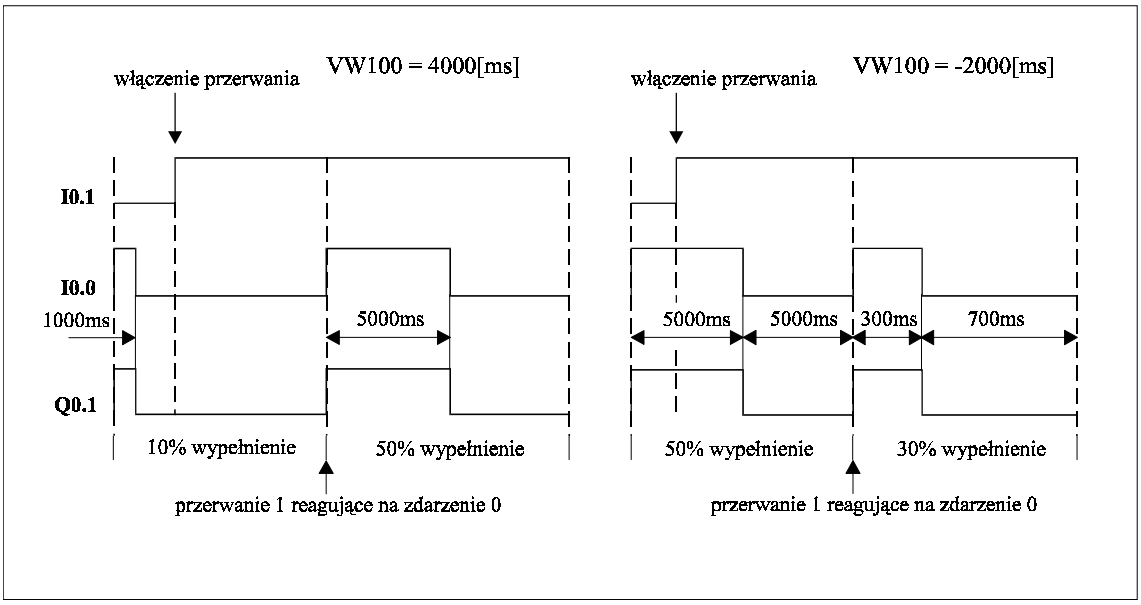
Network 61

12. Blok funkcyjny (ADD_I) spowoduje, w momencie uruchomienia przerwania (narastające zbocze sygnału I0.0), zwiększenie szerokości impulsu wyjściowego o wartość wpisaną w rejestrze VW100 - tutaj 4000msek.
13. Instrukcja (PLS) zapewnia wprowadzenie nowej wartości szerokości impulsu PWM na wyjściu Q0.1.
14. Zadaniem bloku (DTCH) jest usunięcie skojarzenia między zdarzeniem "0", a przerwaniem programowym "1". W efekcie tylko pierwsze narastające zbocze sygnału I0.0 spowoduje zmianę wypełnienia przebiegu (z 10% na 50%).
    Aby po raz kolejny móc zmienić szerokość impulsu wyjściowego PWM na wyjściu Q0.1 należy ponownie skojarzyć zdarzenie "0" z przerwaniem "1" przez doprowadzenie narastającego zbocza do wejścia I0.1 uruchamiającego blok funkcyjny (ATCH). Pojawienie się teraz narastającego zbocza na I0.0 wymusi bezzwłoczną zmianę szerokości impulsu wyjściowego.
    W powyższym przykładzie sygnał I0.0 zmieni wypełnienie przebiegu wyjściowego na 30%, gdyż w międzyczasie została wpisana do rejestru VW100 nowa wartość VW = -2000 - patrz rysunek 8.

Network 62

15. Koniec przerwania programowego i powrót do programu głównego.

Rysunek 9 przedstawia w sposób graficzny działanie powyższego programu sterującego:



Rysunek 9. Diagram czasowy

5. Instrukcja sterująca procesem przesyłania danych - XMT

Przesyłanie danych do urządzeń zewnętrznych jest możliwe przez port szeregowy sterownika RS-485. Dane, które mają być przesłane, umieszczane są w buforze danych. Dane do tego bufora wpisywane są z wykorzystaniem instrukcji XMT.

W celu transferu danych do lub z urządzeń zewnętrznych (np. drukarka, panel operatorski, wyświetlacz alfanumeryczny, panel operatorski, czytnik kodu paskowego, wagi, modemy, itp.) należy port sterownika ustawić w tryb portu swobodnie programowalnego (Freeport). Parametry portu komunikacyjnego ustawia się wykorzystując do tego celu bity bajtu sterującego SMB30. Funkcje poszczególnych bitów sterujących zostały omówione w punkcie 6.

LAD	Opis działania	Zmienna
XMT EN TABLE PORT	Blok funkcyjny inicjujący transmisję z bufora danych, którego maksymalna długość, określająca ilość przesyłanych danych (znaków), wynosi 255. Pierwszy bajt, który stanowi parametr wejściowy "TABLE", określa aktualną długość bufora. Parametr "PORT" wskazuje numer portu szeregowego (zawsze 0). Operacja zostanie wykonana, gdy do wejścia "EN" podany zostanie sygnał. Proces zakończenia transferu danych może powodować uruchomienie przerwania programowego (zdarzenie nr 9). /1 **(Transmit)**	TABLE: VB, IB, QB, MB, (bajt) SMB PORT: zawsze 0 (bajt)

STL	Opis działania	Zmienna
XMT TABLE, PORT	Instrukcja inicjująca proces transmisji danych z bufora danych "TABLE". Pierwszy bajt, który stanowi parametr wejściowy "TABLE", określa aktualną długość bufora danych. Parametr "PORT" wskazuje numer portu szeregowego (zawsze 0). Operacja zostanie wykonana, gdy pierwszym bitem stosu jest "**1**" **Transmit (XMT)**	TABLE: VB, IB, QB, MB, (bajt) SMB PORT: zawsze 0 (bajt)

UWAGA: /1 *Po zakończeniu transmisji bit specjalny SM4.5 ustawia się na "1". W przypadku wystąpienia błędu parzystości, podczas transmisji danych w trybie pracy Freeport, bit specjalny SM3.0 ustawia się na "1".*

6. Przeznaczenie rejestru sterującego - Freeport

	MSB 7							LSB 0
SMB30	**p**	**p**	**d**	**b**	**b**	**b**	**m**	**m**

gdzie:

pp - wybór parytetu:

00 = bez parytetu
01 = parytet parzystości
10 = bez parytetu
11 = parytet nieparzystości

d - ilość bitów przypadających na znak:

bbb - szybkość transmisji:

000 = 38.400 bodów(bit./sek.) - CPU214
000 = 19.200 bodów (CPU212)
001 = 19.200 bodów
010 = 9.600 bodów
011 = 4.800 bodów
100 = 2.400 bodów
101 = 1.200 bodów

110 = 600 bodów
111 = 300 bodów

0 = 8 bitów na znak
1 = 7 bitów na znak

mm - wybór protokołu:

00 = protokół komunikacyjny PPI (Point-to-Point)
01 = protokół portu swobodnie programowalnego (Freeport)
10 = Protokół PPI+ wykorzystywany tylko w CPU214 umożliwiający przesyłanie danych między stacjami z wykorzystaniem instrukcji NETR i NETW
11 = rezerwa (domyślnie PPI)

Komunikacja w trybie Freeport jest możliwa, gdy sterownik programowalny PLC znajduje się w trybie "RUN". Włączenie trybu Freeport polega na ustawieniu w rejestrze sterującym SMB30 dwóch najmniej znaczących bitów (mm) na (01). W tym czasie wymiana danych między PLC, a programatorem jest niemożliwa. Powrót do normalnego trybu komunikacji (wyłączenie trybu Freeport) następuje po zatrzymaniu sterownika. Rejestr specjalny SMB2 stanowi bufor, w którym umieszczane są dane aktualnie dochodzące do portu swobodnie programowalnego (Freeport).